

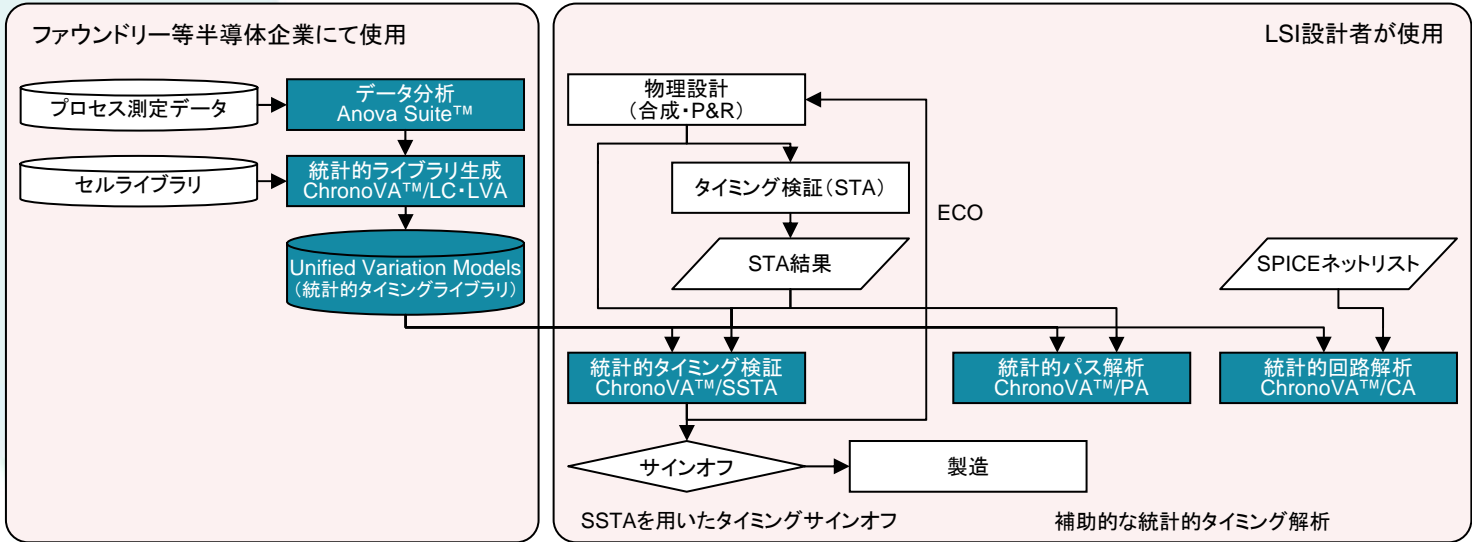
統計的タイミング解析ソリューション ChronoVA™シリーズ

半導体のプロセスばらつきが設計を変える

先端プロセスで製造される微細半導体デバイスでは、特性ばらつきが問題になります。ばらつきは統計量です。したがって半導体LSIの設計にも統計的な考え方が必要になります。特に、チップ上のローカルなばらつき(On Chip Variation)は、プロセス世代が進むにつれて影響が顕著になっていますが、製造での制御がほぼ不可能なものもあり、それを考慮した統計的な設計検証、最適化が今後は不可欠になります。

アノバの統計的タイミング解析ソリューション

アノバソリューションズは統計的設計のトータルソリューションを提供します。ロジック回路、アナログ回路のそれぞれに対応する統計的な検証機能を用意し、伝送路なども含めた総合的なタイミング検証が可能です。またタイミングだけでなく、リーク電力を同時に評価し、グローバルばらつきの下で歩留り向上と低消費電力化を両立する最適化を図ることができます。

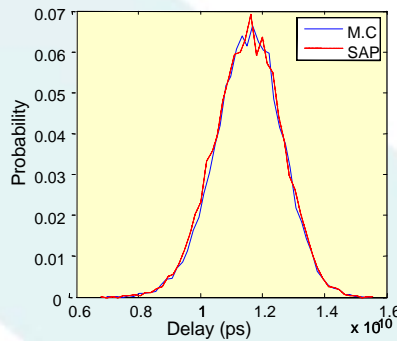
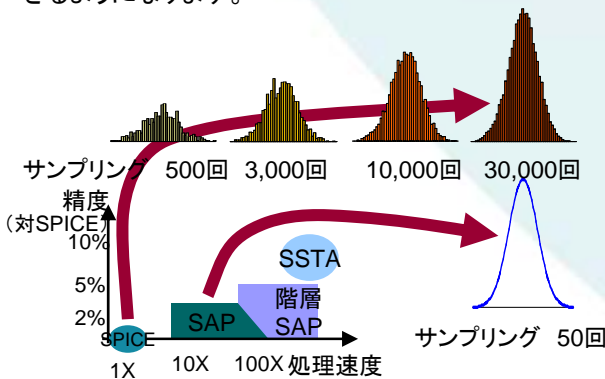


- Anova Suite™
- ChronoVA™/LVA (Layout Variation Analysis)
- ChronoVA™/LC (Library Characterization)
- ChronoVA™/CA (Variation-Aware Circuit Analysis)
- ChronoVA™/SSTA (Statistic Static Timing Analysis)
- ChronoVA™/PA (Variation-Aware Path Analysis)

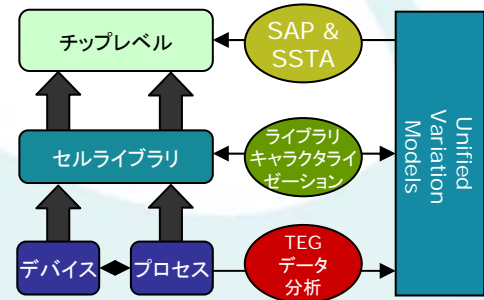
プロセス測定データの整理、分析、およびトランジスタ特性のモデル化。システムティックばらつきの影響を遅延時間計算などに反映。SSTAで使用するための統計的タイミングライブラリを生成。モンテカルロ解析と同等の、SPICEを用いた統計的回路解析。ロジック回路の統計的タイミング解析。モンテカルロ解析と同等の、トランジスタレベルのクリティカルパス詳細タイミング解析。

正確なモデルが統計的設計技術の鍵

統計的解析には、グローバルばらつきとローカルばらつきを分離した、正確なモデルが不可欠です。アノバは高精度と高速処理を両立させた独自のSAP (Stochastic Analysis Process) 技術を用い、デバイスレベルからフルチップレベルまでを矛盾なく統合的にモデル化します。これにより、グローバルな特性変動の上で、ローカルなばらつきの影響を評価し、最適なパラメータを求めることができます。



モンテカルロ法との精度比較



階層的・統合的モデル構造

お問い合わせ先

株式会社アノバ・ソリューションズ 営業本部
 Tel: 045-349-5703
 Fax: 045-349-5704
 〒222-0033 横浜市港北区新横浜3-8-11 KDX新横浜381ビル
www.anova-solutions.com/jp/